

УДК 523.164

ОРГАНИЗАЦИЯ ШИНЫ ВВОДА/ВЫВОДА ДАННЫХ ДЛЯ КОРРЕЛЯТОРА МНОВОВОЛНОВОГО РАДИОГЕЛИОГРАФА И ИХ ПОСЛЕДУЮЩЕЙ ОБРАБОТКИ

Н.О. Муратова

CREATION OF THE I/O DATA BUS FOR THE MULTI-WAVE RADIOHELIOGRAPH CORRELATOR AND POSTPROCESSING OF THESE DATA

N.O. Muratova

Предлагается оптимизированный вариант коррелятора для модернизированного ССРТ (Сибирского солнечного радиотелескопа). Непростой задачей являлось создание более экономичного, нежели предыдущие, варианта коррелятора и шины данных, не упрощая при этом его функций. В качестве протокола передачи данных решено использовать Basic, осуществляемый скоростными приемопередатчиками ПЛИС, и не применять более сложные протоколы, такие как, например, Ethernet или PCI Express, что приведет к увеличению пропускной способности канала и упразднению ненужных функций данных протоколов.

Изменение концепции работы коррелятора и шины данных привело к усложнению прошивки ПЛИС и повышению частоты обработки данных, благодаря этому удалось добиться положительных результатов, среди которых экономичность: вместо ПЛИС Stratix 4GX будет использоваться ПЛИС Arria 2GX (стоимость Stratix 4GX 9000–12 000 \$, Arria 2GX – 3000 \$), сокращение числа используемых кабелей и разъемов PCI Express как минимум в два раза, возможность реализации коррелятора на одной плате и другие.

Optimized version of the correlator for upgraded SSRT (the Siberian Solar Radiotelescope) is suggested. It is difficult task to create lower cost correlator and data bus without constraints of their functionality. High-speed FPGA transceivers will provide Basic protocol for the data transmission, but more complex protocols, such as Ethernet or PCI Express, won't be used, consequently channel throughput will be improved and there won't be any unnecessary protocol functions.

Change in correlator and data bus work basics was resulted in complication of the FPGA firmware and growth of clock frequency, but thanks to it, positive effects were reached, such as: lower cost of the correlator – FPGA Arria 2GX will be used instead of FPGA Stratix 4GX (single Stratix 4GX costs 9000–12 000 \$, Arria 2GX – 3000 \$) in the circuitry, decrease of the number of PCI Express cables and connectors at least twice, a possibility of single-board realization of the correlator and etc.

Схема устройства. ЦП

Схема реализации шины ввода/вывода данных для коррелятора представлена на рис. 1. Плата ЦП (цифровой приемник) производит оцифровку и обработку сигналов, приходящих с четырех антенн. Таким образом, 48 плат ЦП принимают сигналы со 192 антенн. На выходе FPGA ЦП комплексные 3-битные сигналы четырех антенн уплотняются, кодируются при помощи высокоскоростного передатчика FPGA и передаются на плату коммутации.

В плате ЦП будет использоваться FPGA Cyclone IVGX компании «Altera». Для передачи применяются разъемы и кабель PCIe1x, скорость потока составит 750 Мб/с. Данный FPGA-передатчик позволяет передавать поток со скоростью 3.125 Гб/с. Протокол передачи – Basic, его основное преимущество в том, что мы можем выбирать только те блоки FPGA-передатчика, которые нам действительно понадобятся.

Плата коммутации

На каждую из восьми плат коммутации поступает шесть потоков со скоростью 750 Мб/с по шести кабелям PCIe1x. Плата выполняет несколько функций. В FPGA поток декодируется, распараллеливается, далее сигналы вновь собираются и кодируются 8b/10b-кодированием. При этом происходит объединение двух потоков в один, таким образом общая скорость одного потока составит 1.5 Гб/с (это необходимо для того, чтобы использовать меньшее число приемопередатчиков в FPGA коррелятора), также на выход FPGA поступает и копия каждого потока – теперь он может быть использован двумя платами коррелятора. На выходе FPGA шесть потоков

по 1.5 Гб/с. Плата коммутации дополнительно осуществляет функции контроля и тактирования плат ЦП. В качестве FPGA предполагается использование Arria GX компании «Altera».

Плата коррелятора

Наконец сигналы поступают на платы коррелятора. Для платы коррелятора будет применяться FPGA Arria IIGX компании «Altera». Коррелятор состоит из трех плат. На каждую поступает 16 потоков по 1.5 Гб/с (таким образом, одна плата способна обработать сигналы от 128 антенн), потоки снова декодируются и распараллеливаются приемопередатчиком FPGA. Этого достаточно, чтобы одна плата коррелятора вычислила треть всех комплексных функций пространственной когерентности для 192-антенной решетки (всего 18528 функций). Тактовая частота коррелятора составит 75 МГц. Далее функции будут передаваться при помощи Ethernet на удаленный терминал, где происходит дальнейшая обработка, получение изображений, а также отправка данных на ftp-сервер для дальнейшего использования.

Необходимо отметить, что в данном варианте все платы имеют одну FPGA. Поэтому разводка плат относительно облегчается. Для осуществления передачи между платами используются PCIe-разъемы и кабели.

Рассматривается также вариант, в котором устройство коммутации и коррелятор располагаются на одной плате (всего одиннадцать FPGA). Такой вариант (рис. 2) позволяет значительно сократить количество используемых PCIe-разъемов и кабелей, но при этом разводка платы в значительной степени усложняется.

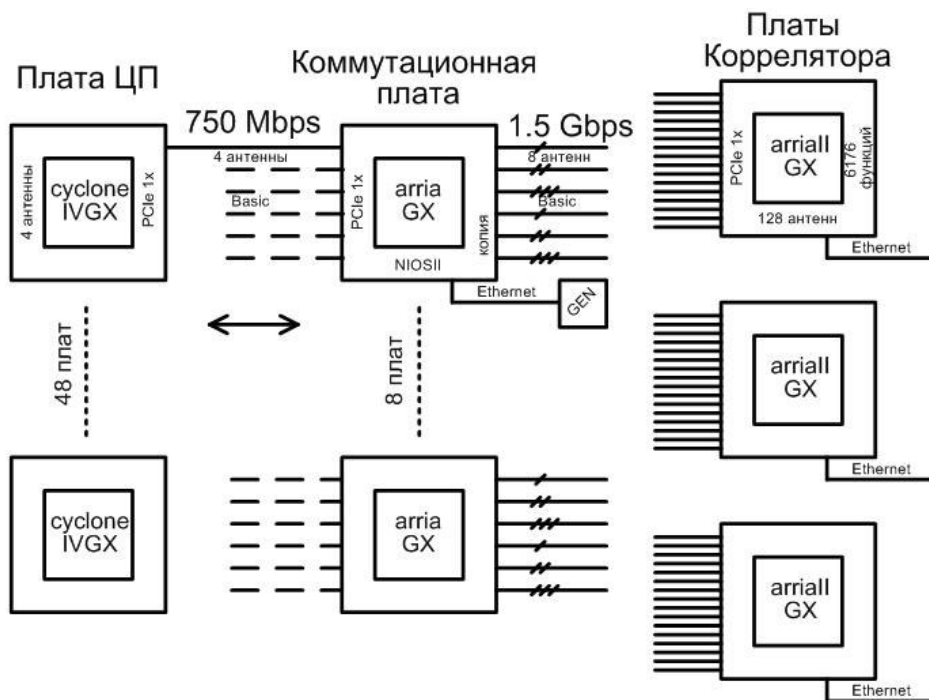


Рис. 1. Функциональная блок-схема коррелятора и шины данных.

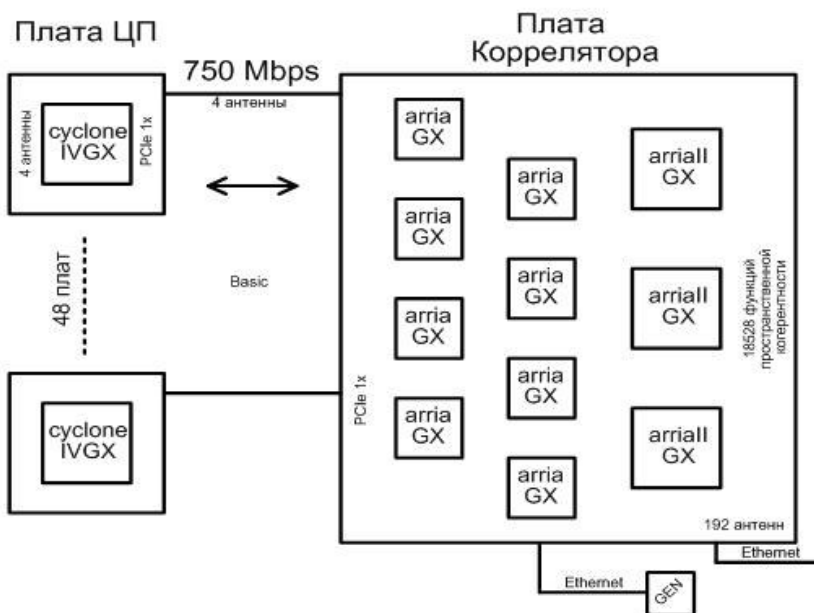


Рис. 2. Функциональная блок-схема коррелятора и шины данных, второй вариант.

Отличия от предыдущих вариантов

В данном устройстве частота обработки выросла до 75 МГц, усложнилась прошивка коррелятора. В платах ЦП уменьшилось число разъемов PCIe с шести до одного. Вместо FPGA Stratix IV для коррелятора будет использована Arria GX, стоимость которой в три-четыре раза меньше. Отказ от протоколов также дает определенные преимущества. В предыдущих вариантах предлагалось использование оптики, Ethernet или PCIe в качестве шины данных. Главный недостаток – специализированное дорогое оборудование в роли уплотнителей и коммутаторов сигналов обладает избыточной для наших целей функциональностью, ограничивает гибкость в подводе сигналов, скорость потока зависит от степени за-

грузки оборудования. Протоколы передачи данных также обладают излишней функциональностью, снижают количество передаваемой полезной информации в пакете, к тому же необходимо приобретение специальных мегафункций для FPGA.

СПИСОК ЛИТЕРАТУРЫ

Томпсон Р., Моран Дж., Свенсон Дж. Интерферометрия и синтез в радиоастрономии: Пер. с англ. М.: Мир, 1989.
http://www.altera.com/literature/hb/arria-ii-gx/arria-ii-gx_handbook.pdf.
http://www.altera.com/literature/hb/agx/arriagx_handbook.pdf.

Институт солнечно-земной физики СО РАН, Иркутск